



B77 硬件接口手册

版权所有

上海亮衡信息科技有限公司

本资料及其包含的所有内容为上海亮衡信息科技有限公司所有,受中国法律及适用之国际公约中有关著作权法律的保护。未经上海亮衡信息科技有限公司书面授权,任何人不得以任何形式复制、传播、散布、改动或以其它方式使用本资料的部分或全部内容,违者将被依法追究责任。

文档更新记录

日期	版本	变更内容	备注
2014-11-24	1.0.0	正式版	
2015-05-11	1.0.1	修订	
2015-05-22	1.1.0	修订	

目录

目录.....	错误! 未定义书签。
1 介绍.....	2
1.1 设计目标.....	2
1.2 系统功能描述.....	2
1.3 外形尺寸.....	4
2 硬件设计描述.....	5
2.1 管脚分配.....	5
2.2 电源.....	8
2.3 开关及复位.....	9
2.4 SIM.....	9
2.5 USB.....	10
2.6 UART.....	10
2.7 BOOT 模式.....	11
2.8 休眠唤醒.....	12
2.9 LED.....	13
2.10 HSIC.....	14
2.11 SDIO.....	14
2.12 SPI.....	15
2.13 ADC.....	15
2.14 I2S.....	15
2.15 JTAG.....	15
3 模块焊盘及生产要求.....	16

1 介绍

1.1 设计目标

1.4G/1.8G 专网模块是基于 ZX297510 芯片平台设计开发，它的硬件部分主要完成的功能有：

支持 TD-LTE BAND61（1447MHz~1467MHz），Band62（1785MHz~1805MHz）；双天线设计，一路发射双路接收，支持接收分集；

1.4G/1.8G 专网 LGA 模块的 LTE 部分完全满足 3GPP R9 规范对 UE 必选项的要求。

1.4G/1.8G 专网模块支持的工作频段见下表：

表 1-1 1.4G/1.8G 专网模块支持的工作频段

制式	上行	下行
LTE TDD Band61	1447-1467MHZ	1447-1467MHZ
LTE TDD Bnad62	1785-1805 MHz	1785-1805 MHz

1.2 系统功能描述

1.4G/1.8G 专网模块整机的硬件总体框图如图 1-2 所示：

1.4G/1.8G 专网模块采用了基于 TSP-LTE 提供的硬件平台/物理层和自研的软件平台、协议栈。

1.4G/1.8G 专网模块的硬件系统框图如下：

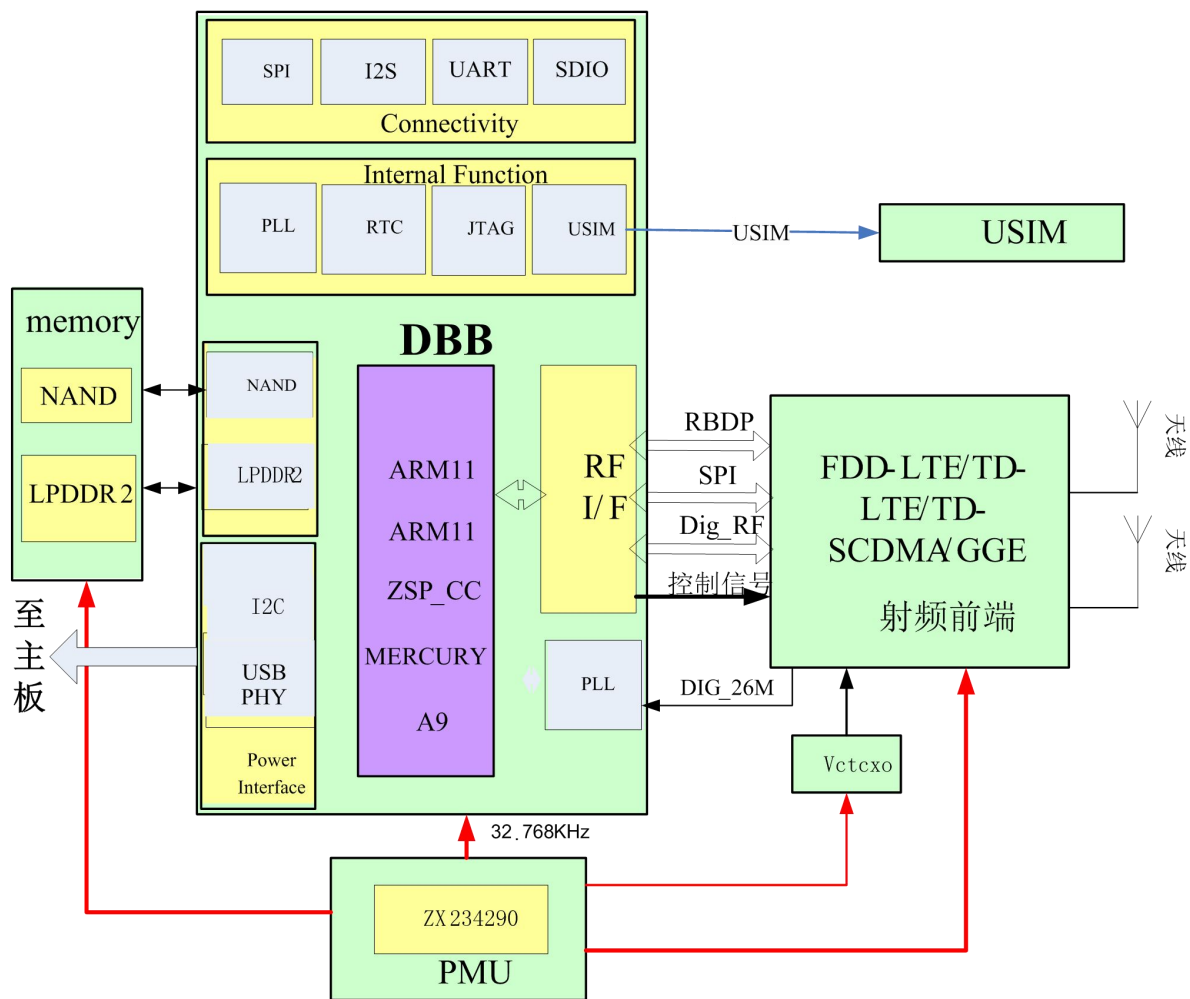


图 1-2 1.4G/1.8G 专网 LGA 模块硬件系统框图

1.3 外形尺寸

模块设计为 LCC+LGA 接口形式，具体设计外形尺寸和接口方式如下：

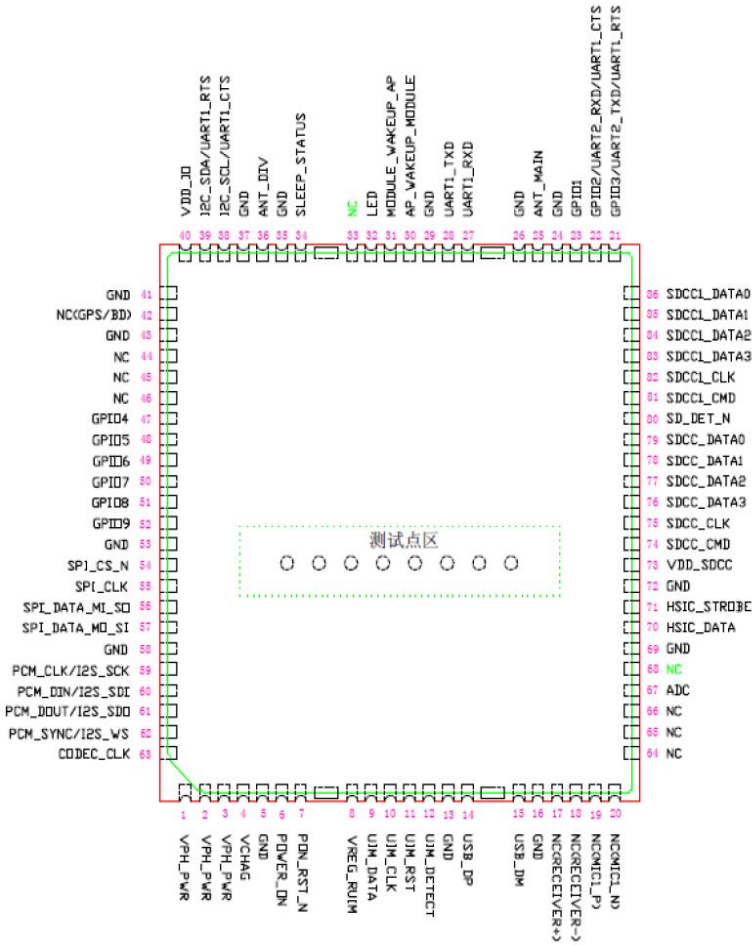
SIZE: 32mm(L)*30mm(W)*2.5mm(H)

Interface Type:

- (1) 天线接口：为了更大限度的增大布线面积，采用 LCC pin 形式，不采用 RF 连接器。
- (2) 方向标示：pin1 的位置，由 PCB 斜角标示。
- (3) 测试点和增强散热设计：PCB 底部中间部分用于测试点和散热焊盘

2 硬件描述

2.1 管脚



接口管脚定义如下

Pin NO.	Pin Name			IO	DC characteristics(V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	
LCC Interface								
1	VPH_PWR	-	-	PI	3.3	3.8	4.2	主电源输入
2	VPH_PWR	-	-	PI	3.3	3.8	4.2	主电源输入
3	VPH_PWR	-	-	PI	3.3	3.8	4.2	主电源输入
4	VCHAG	JTAG_TRST_N	-	-	-	-	-	5V 充电电源，预留
5	GND	-	-	-	-	-	-	
6	POWER_ON	-	-	I	1.3	-	5	开关模块电源，高电平上电，低电平断电。上电开机，建议和 VPH_PWR 电源直接相连接
7	PON_RST_N	-	-	I	-	1.8	-	模块系统复位，用于复位模块主芯片，低电平有效
8	VREG_RUI	-	-	PO	-	1.8/2.85	-	USIM 电源输出，适应 1.8/3.0V 两

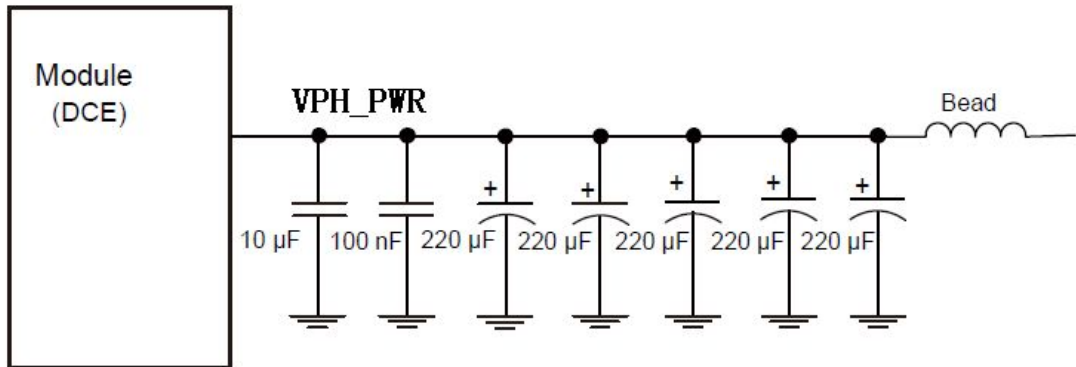
	M							种卡
9	UIM_DATA	-	-	IO	-	1.8/2.85	-	USIM 数据信号
10	UIM_CLK	-	-	I	-	1.8/2.85	-	USIM 时钟信号
11	UIM_RST	-	-	0	-	1.8/2.85	-	USIM 复位信号
12	UIM_DETE CT	JTAG_ RTCK	-	I	-	1.8	-	USIM 热插拔检测信号
13	GND	-	-					
14	USB_DP	-	-	IO				USB2.0 差分信号线 D+
15	USB_DM	-	-	IO				USB2.0 差分信号线 D-
16	GND	-	-					
17	NC	JTAG_ TCK	-					
18	NC	JTAG_ TDO	-					
19	NC	JTAG_ TDI	-					
20	NC	JTAG_ TMS	-					
21	GPI03	UART2 _TXD	UART1 _RTS	IO	-	1.8	-	uart 当电平不一致时, 主板需要增加电平转换芯片
22	GPI02	UART2 _RXD	UART1 _CTS	IO	-	1.8	-	
23	GPI01	INT0	AP_SL EEP_S TATUS		-	1.8	-	AP 睡眠状态指示
24	GND	-	-					
25	ANT_MAIN	-	-	I				主天线
26	GND	-	-					
27	UART1_RX D	UART2 _CTS	-		-	1.8	-	
28	UART1_TX D	UART2 _RTS	-		-	1.8	-	
29	GND	-	-					
30	AP_WAKEU P_MODULE	-	-		-	1.8	-	唤醒模块信号。当电平不一致时, 建议主板用三极管转换电平
31	MODULE_W AKEUP_AP	-	-		-	1.8	-	唤醒 AP 信号。
32	LED1	-	-					指示灯信号, 与 LED1 指示灯相连上拉到 VPH_PWR 电源, 串电阻调节亮度
33	BOOT_MOD E0	-	-					启动模式配置 0
34	SLEEP_ST	-	-	0	-	1.8	-	模块睡眠状态显示指示。

	ATUS							
35	GND	-	-					
36	ANT_DIV	-	-	I				辅天线
37	GND	-	-					
38	I2C_SCL	UART1 _CTS	-		-	1.8	-	I2C 时钟信号
39	I2C_SDA	UART1 _RTS	-		-	1.8	-	I2C 数据信号
40	VDD_IO	-	-	PO	1.6 2	1.8	1.9 8	参考 1.8V 电源输出
LGA Interface								
41	NC	-	-					
42	NC	-	-					
43	GND	-	-					
44	NC	-	-					
45	NC	-	-					
46	NC	-	-					
47	GPI04	-	-	IO	-	1.8	-	
48	GPI05	-	-	IO	-	1.8	-	
49	GPI06	-	-	IO	-	1.8	-	
50	GPI07	-	-	IO	-	1.8	-	
51	GPI08	-	-	IO	-	1.8	-	
52	NC	-	-					
53	GND	-	-					
54	SPI_CS_N	-	-		-	1.8	-	
55	SPI_CLK	-	-		-	1.8	-	
56	SPI_DATA _MI_SO	-	-		-	1.8	-	
57	SPI_DATA _MO_SI	-	-		-	1.8	-	
58	GND	-	-					
59	PCM_CLK	I2S_C LK	-		-	1.8	-	PCM 时钟信号
60	PCM_DIN	I2S_S DI	-		-	1.8	-	PCM 数据输入信号
61	PCM_DOUT	I2S_S DO	-		-	1.8	-	PCM 数据输出信号
62	PCM_SYNC	I2S_W S	-		-	1.8	-	PCM 同步信号
63	CODEC_CL K	-	-	0				CODEC 时钟输出
64	NC	-	-					
65	NC	-	-					

66	NC	-	-					
67	BOOT_MOD E1	-	-		-	1.8	-	启动模式配置 1
68	GND	-	-					
69	HSIC_DAT A	-	-					HSIC 信号线
70	HSIC_STR OBE	-	-					HSIC 信号线
71	GND	-	-					
72	ADC	-	-	I	0	-	5	模拟信号采样
73	VDD_SDCC	-	-		-	1.8	-	T 卡 1.8V 电源。注意 T 卡电源电压是 2.8V, 使用需要增加电平转换芯片
74	SDCC_CMD	-	-		-	1.8	-	SDIO 接口控制信号
75	SDCC_CLK	-	-		-	1.8	-	SDIO 接口时钟信号
76	SDCC_DAT A3	-	-		-	1.8	-	SDIO 接口数据信号
77	SDDC_DAT A2	-	-		-	1.8	-	SDIO 接口数据信号
78	SDDC_DAT A1	-	-		-	1.8	-	SDIO 接口数据信号
79	SDDC_DAT A0	-	-		-	1.8	-	SDIO 接口数据信号
80	SD_DET_N	-	-		-	1.8	-	SD 卡热插拔检测信号
81	SDCC1_CM D	-	-		-	1.8	-	评估暂不支持
82	SDDC1_CL K	-	-		-	1.8	-	评估暂不支持
83	SDDC_DAT A3	-	-		-	1.8	-	评估暂不支持
84	SDDC_DAT A2	-	-		-	1.8	-	评估暂不支持
85	SDDC_DAT A1	-	-		-	1.8	-	评估暂不支持
86	SDDC_DAT A0	-	-		-	1.8	-	评估暂不支持

2.2 电源

VPH_PWR 电源是模块需要外部输入的唯一电源，电源值的范围为 3.3-4.2V，推荐值为 3.8V。工作于 GSM 最大发射功率的瞬时电流最大可以达到 2.5A，为了防止 VPH_PWR 电源电压值低于 3.3V，用于模块的供电能力须达到 2.5A。并推荐主板上增加至少 3 个 220uF 的电容，如下图。

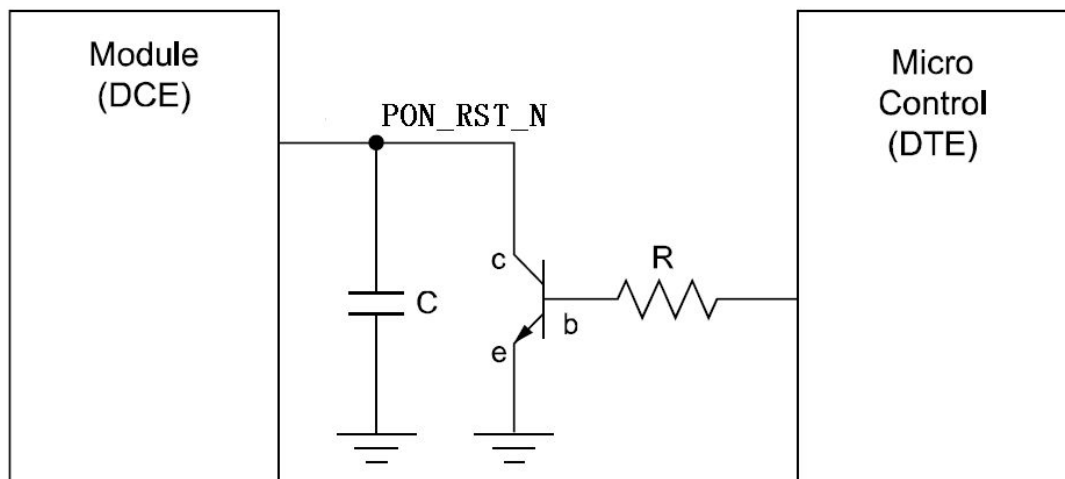


2.3 开关及复位

Pin NO.	Pin Name			IO	DC characteristics(V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	
LCC Interface								
6	POWER_ON	-	-	I	1.3	-	5	开关模块电源，高电平上电，低电平断电，内部有下拉电阻到地。上电开机，建议和 VPH_PWR 电源直接相连接
7	PON_RST_N	-	-	I	-	1.8	-	模块系统复位，用于复位模块主芯片，低电平有效

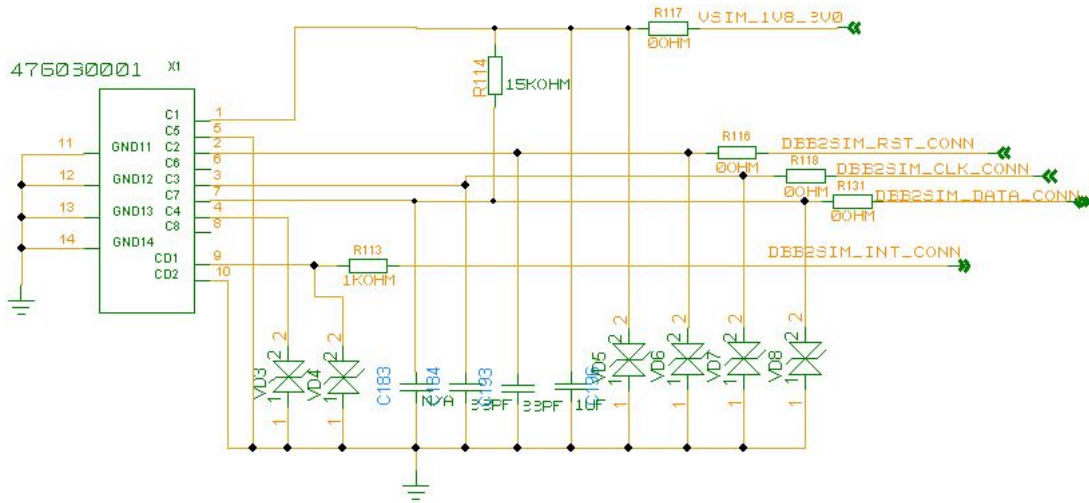
POWER_ON 是系统开关控制管脚。该管脚为高时（不低于 1.3V），模块上电，系统运行。

PON_RST_N 是系统复位管脚。当电平为低是，系统复位。该管脚电平最大电平不超过 1.8V，所以推荐如下下图所示，主板增加一个三极管，进行复位。



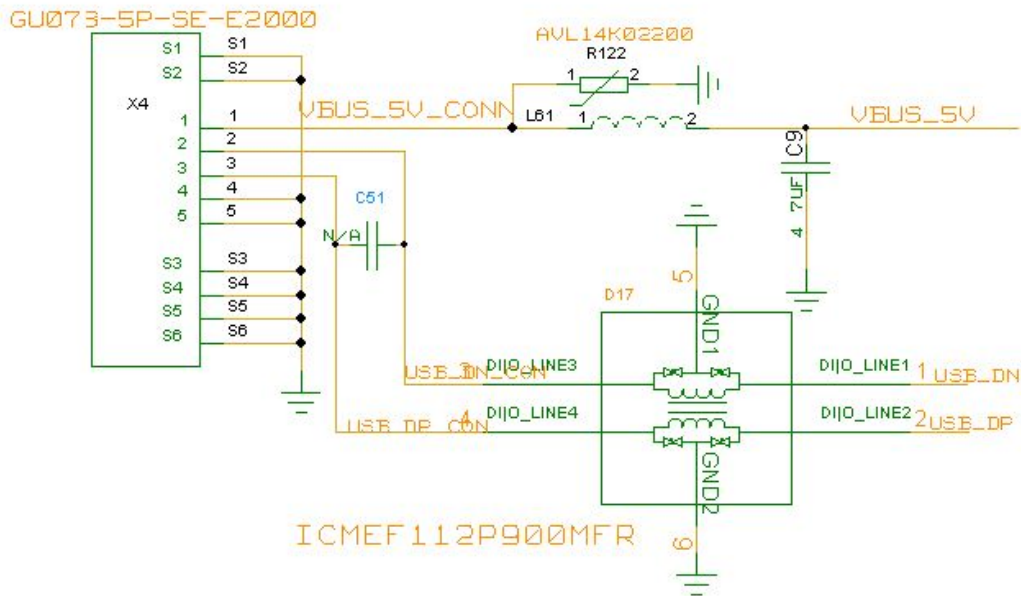
2.4 SIM

SIM 典型电路推荐如下，每个 SIM 卡管脚增加 ESD 器件防止 ESD 问题。增加电容及电阻为了防止 EMC 问题。在做生产夹具时,B77 可以不将 SIM 卡信号线引出。



2.5 USB

支持 USB2.0 协议，最高速度支持 480Mbps，可用于数据传输、软件升级、模块程序检测。注意差分走线规则，下面电路中增加了共模滤波器，增加抗干扰能力



2.6 UART

UART 接口支持硬件数据流控制，支持可编程的串行数据传输特征，支持奇、偶、Stick 或无校验，最大传输速率 4Mbps。模块可以通过 UART 接口与外界进行 AT 指令通信。

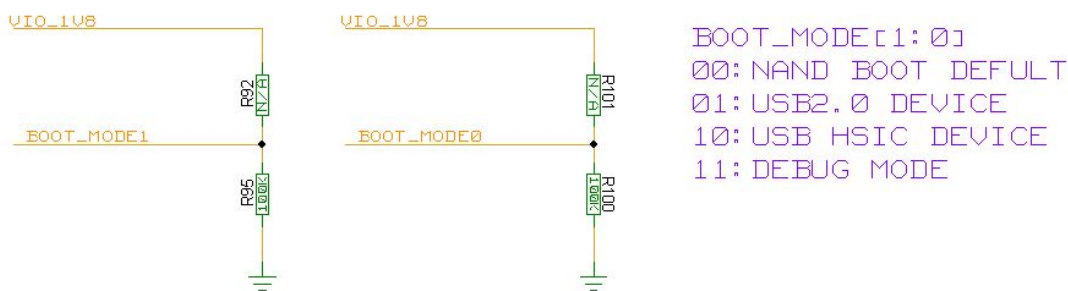
Pin NO.	Pin Name			IO	DC characteristics(V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	

LCC Interface								
21	GPI03	UART2 _TXD	UART1 _RTS	IO	-	1.8	-	uart 当电平不一致时, 主板需要增加电平转换芯片
22	GPI02	UART2 _RXD	UART1 _CTS	IO	-	1.8	-	
27	UART1_RX D	UART2 _CTS	-		-	1.8	-	
28	UART1_TX D	UART2 _RTS	-		-	1.8	-	
38	I2C_SCL	UART1 _CTS	-		-	1.8	-	I2C 时钟信号
39	I2C_SDA	UART1 _RTS	-		-	1.8	-	I2C 数据信号

串口可以支持一个带流控的 `uart1` 和不带流控的 `uart2`。电平是 1.8V，主板需要使用 3.3V `uart`，主板必须增加电平转换芯片。

2.7 BOOT 模式（升级下载）

`BOOT_MODE0` 和 `BOOT_MODE1` BOOT 模式选择信号。当模块不能正常工作时，用户可通过控制这两个引脚强制对模块进行 USB/HSIC 升级下载。下图是模块内部是默认下拉，就是 NAND 启动模式。



Pin NO.	Pin Name			IO	DC characteristis(V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	
LCC Interface								
33	BOOT_MOD E0	-	-					启动模式配置 0
LGA Interface								
67	BOOT_MOD E1	-	-		-	1.8	-	启动模式配置 1

当对模块用 USB 接口进行升级时，需要弹出 DL 下载口。在升级和上电之前需要，只需将 `BOOT_MODE0` 管脚强制上拉，连接到 1.8V 电源。

同样，当对模块用 USIC 接口进行升级时，需要弹出 DL 下载口。在升级和上电之前需要，只需将 `BOOT_MODE1` 管脚强制上拉，连接到 1.8V 电源。

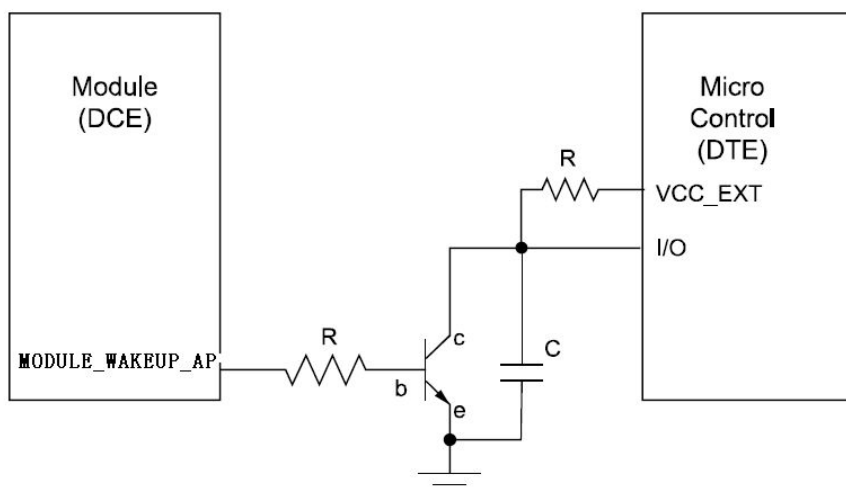
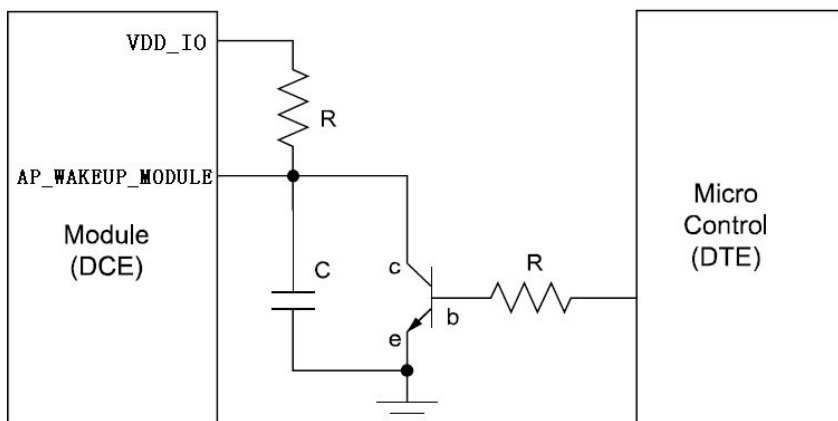
所以建议在主板和研发生产夹具上，根据升级的方式不同，留出 `BOOT_MODE0` 和 `BOOT_MODE1` 的上拉到 1.8V 的开关或按钮。

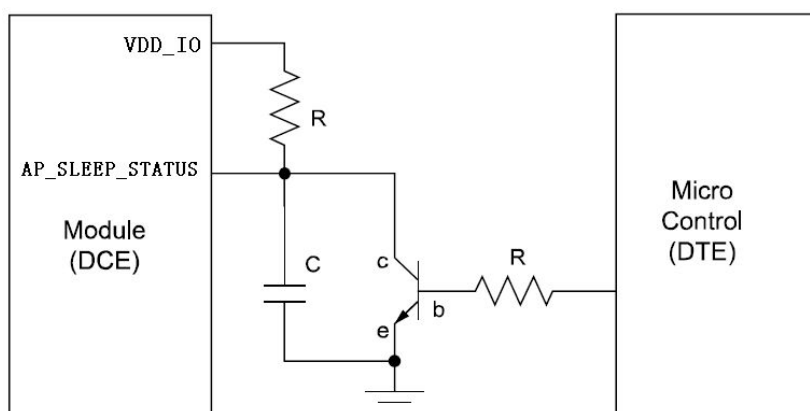
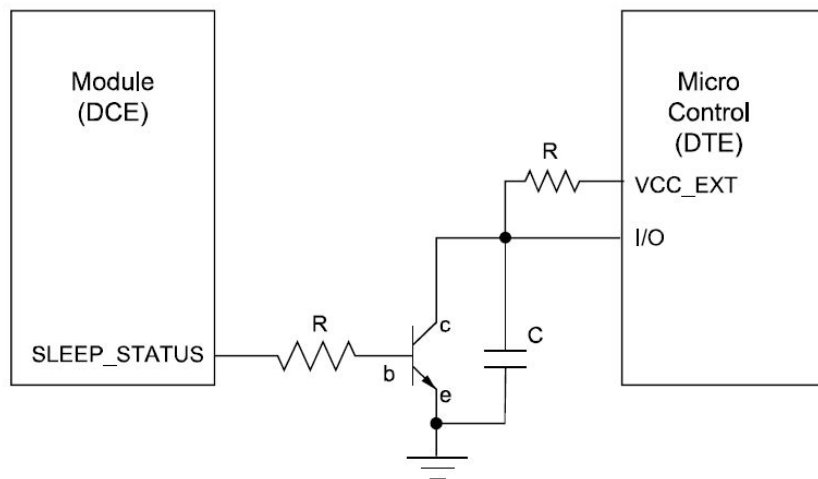
2.8 休眠唤醒

休眠唤醒功能，模块提供了四个信号线，分别是睡眠唤醒和状态显示功能。定义如下

Pin NO.	Pin Name			IO	DC characteristics (V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	
LCC Interface								
23	GPI01	INT0	AP_SL EEP_S TATUS		-	1.8	-	AP 睡眠状态指示
30	AP_WAKEUP_MODULE	-	-		-	1.8	-	唤醒模块信号。当电平不一致时，建议主板用三极管转换电平
31	MODULE_WAKEUP_AP	-	-		-	1.8	-	唤醒 AP 信号。
34	SLEEP_STATUS	-	-	0	-	1.8	-	模块睡眠状态显示指示。

常常主板电平与模块板 1.8V 电平不一致情况下，可以参考以下电路加以解决。



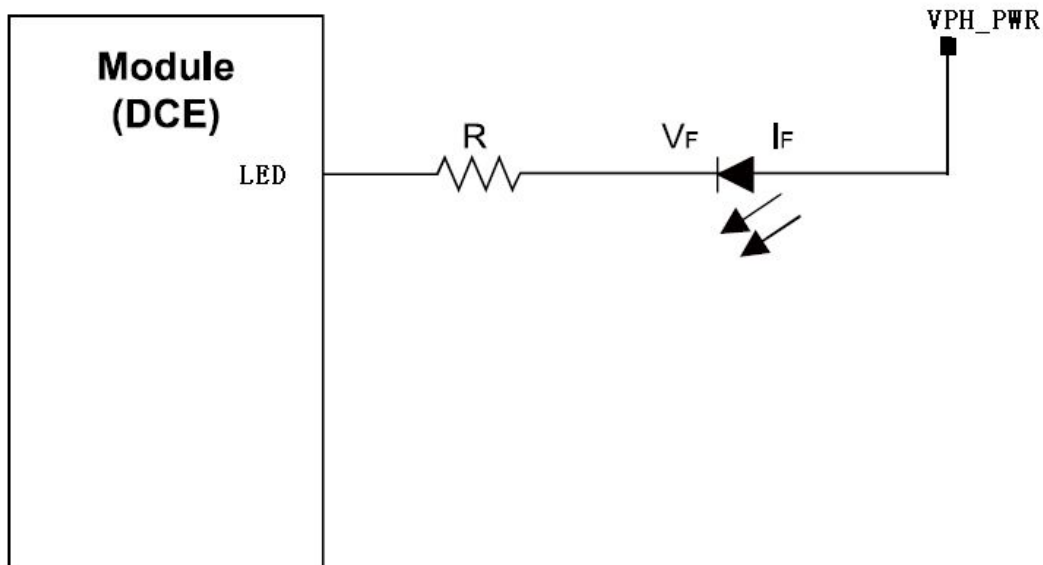


2.9 LED

一个专用的 LED 引脚（LCC PIN 31）。可用于控制 LED 显示灯，作为指示网络状态使用。

Pin NO.	Pin Name			IO	DC characteristis(V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	
LCC Interface								
32	LED1	-	-					指示灯信号，与 LED1 指示灯相连上拉到 VPH_PWR 电源，串电阻调节亮度

下图是指示灯电路连接图，推荐直接接到 VPH_PWR 电源上



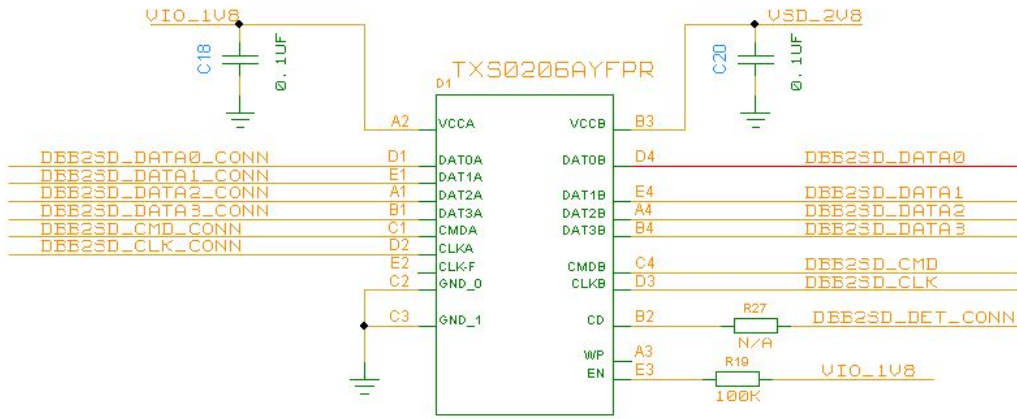
2.10 HSIC

支持一组 HSIC 接口，除 GND 外共 2 个信号：HSIC_DATA，HSIC_STROBE。最高速率达 480Mbps，用于连接 AP 或者 WLAN 等具有相应接口的应用芯片。

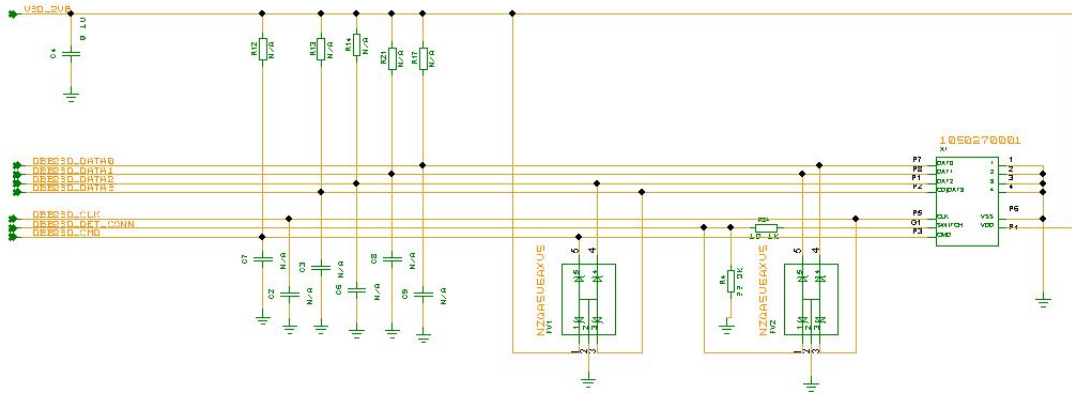
Pin NO.	Pin Name			IO	DC characteristis(V)			Description
69	HSIC_DATA	-	-					HSIC 信号线
70	HSIC_STROBE	-	-					HSIC 信号线

2.11 SDIO

SDIO 接口既可接 wifi 等器件，也可以接 T 卡。注意 T 卡电源电压是 2.8V，使用需要增加电平转换芯片。推荐电路如下。



TF LEVEL SHIFT



2.12 SPI

略

2.13 ADC

略

2.14 I2S

略

2.15 JTAG

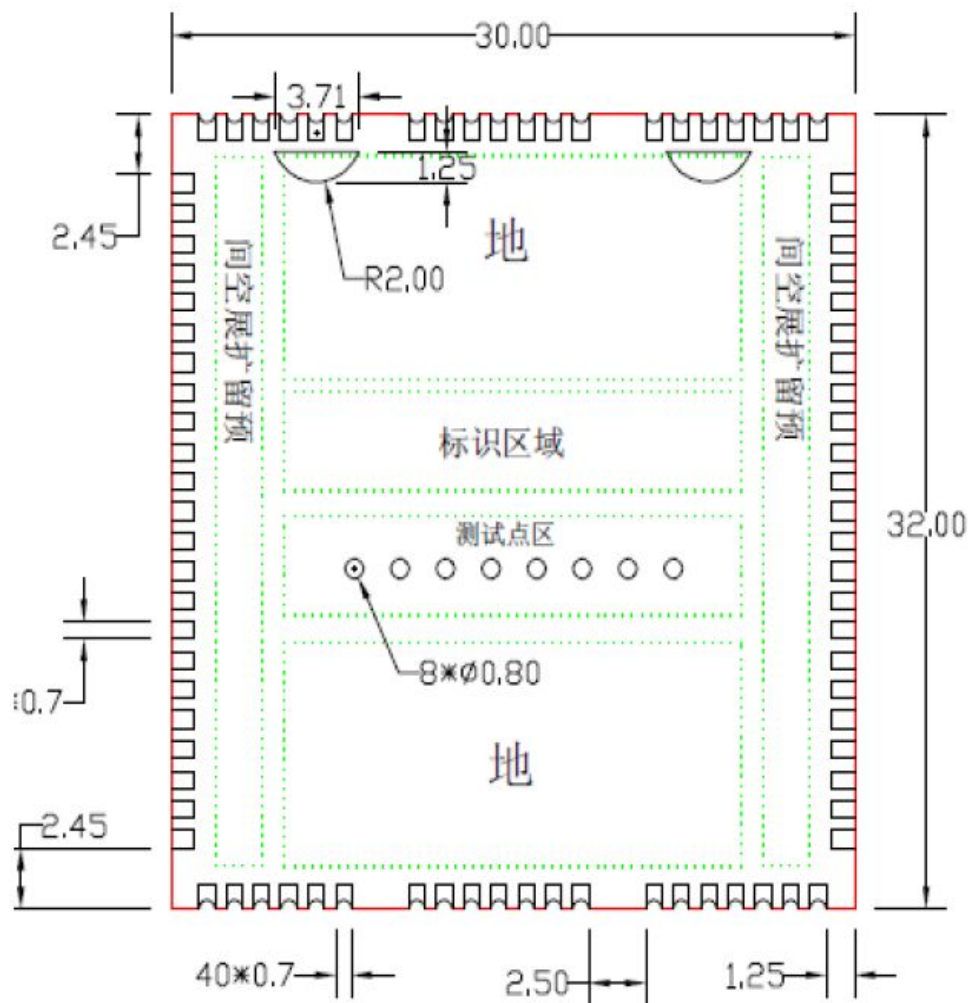
为了调试及定位问题方便，模块在以下这个管脚复用了 JTAG 功能，默认是不使用。使用需要硬件连接 0 欧姆电阻。

Pin NO.	Pin Name			IO	DC characteris(V)			Description
	Default	MUX1	MUX2		Min	Typ	Max	
LCC Interface								
12	UIM_DETE CT	JTAG_ RTCK	-	I	-	1.8	-	USIM 热插拔检测信号
17	NC	JTAG_ TCK	-					

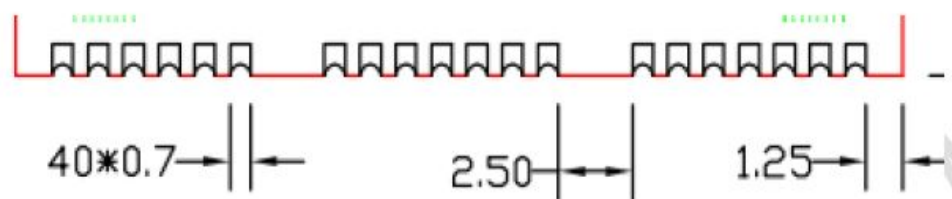
18	NC	JTAG_TDO	-				
19	NC	JTAG_TDI	-				
20	NC	JTAG_TMS	-				

为了调试方便，主板可以选择增加 JTAG 接口。

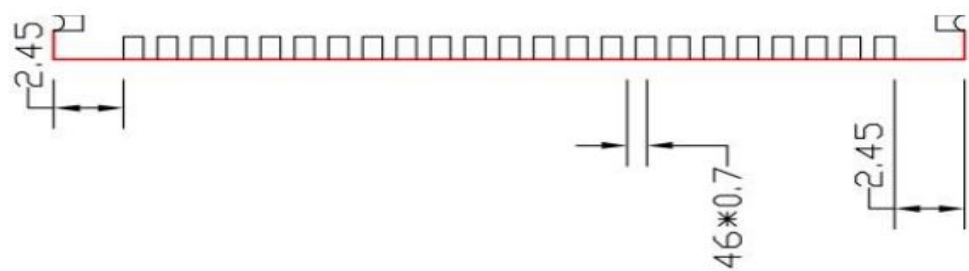
3 模块焊盘生产要求



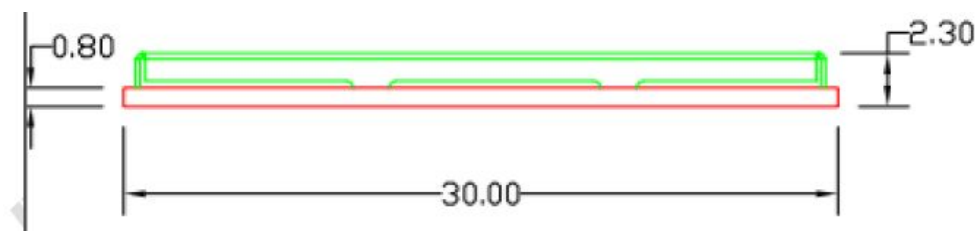
LCC 间距 0.5mm LCC 焊盘宽度 0.7mm 长 1.0mm



LGA 间距 0.5mm LGA 焊盘长 1.0mm 宽 0.7mm



PCBA 厚度



天线焊盘做半圆设计

